第四章 STC89C52单片机的硬件结构

4.1 STC89C52单片机的内部结构

4.2 STC89C52的引脚及功能

4.3 STC89C52单片机的CPU

4.4 STC89C52存储器的结构

4.5 复位电路

4.6 时钟电路

4.7 低功耗节电模式

4.8 单片机最小应用系统

4.4 STC89C52存储器的结构

STC89C52单片机存储器采用的是哈佛结构，即程序存储器空间和数据存储器空间是分开的。

在物理结构上有4个存储空间：

片内程序存储器

片外程序存储器

片内数据存储器

片外数据存储器

在逻辑结构（用户角度）有3个存储空间：

1.片内外统一编址的64K字节程序存储器地址空间（用16位地址）；

2.片内256字节RAM；

3.片外64KB RAM (与片内扩展的256字节RAM存在重叠)

提示：访问不同的逻辑空间时，应采用不同的指令。

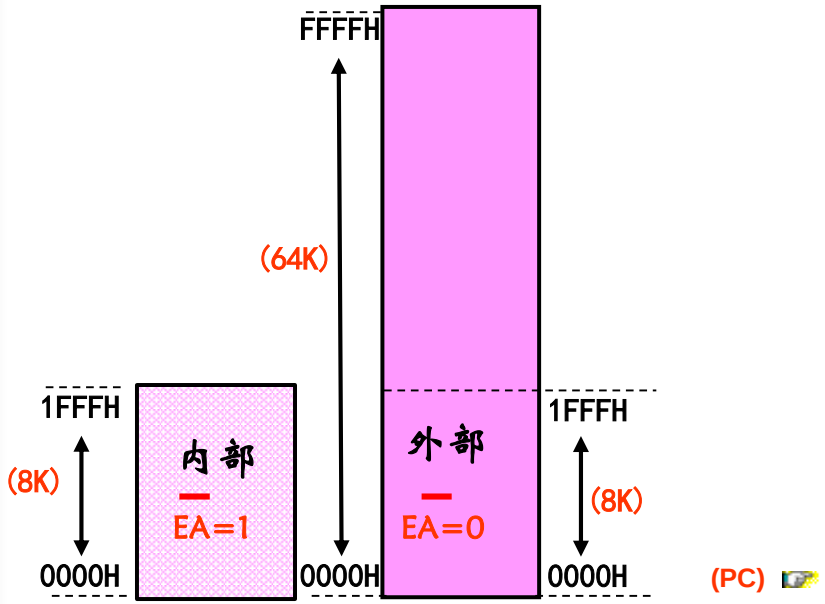
但是，为了对**STC89C52**的存储器讲述的更清楚，下面分五类加以介绍：程序存储器、内部数据存储器、特殊功能寄存器、位地址空间和外部数据存储器。

4.4.1 程序存储器

程序存储器用于存放应用程序和表格之类的固定常数。由于程序计数器PC是16位的（地址总线为16根），所以程序存储器最多可扩展至64KB的。

程序存储器可分为片内和片外。由于逻辑上还是属于同一空间，所以访问用的是相同的指令。访问片内还是片外取决于 EA引脚上所接电平。

- $\overline{EA}$接高电平，PC的值在低8KB（0000H～1FFFH）内，执行片内Flash ROM，PC＞1FFFH，CPU自动访问片外。
- $\overline{EA}$接低电平，只执行片外程序存储器中的程序。



程序存储器

(2)程序存储器的某些单元被固定用于各中断源的中断服务程序(ISR----Interrupt Service Routine)的入口地址。

表4- 3

程序存储器空间的8个中断入口地址

中断源	中断向量地址
$\overline{INT0}$	0003H
T0	000BH
$\overline{INT1}$	0013H
T1	001BH
UART	0023H
T2	002BH
$\overline{INT2}$	0033H
$\overline{INT3}$	003BH

通常这8个中断入口地址处都放一条跳转指令跳向对应的中断服务子程序，而不是直接存放中断服务子程序。因为两个中断入口间的间隔仅有8个单元，一般不够存放中断服务子程序。

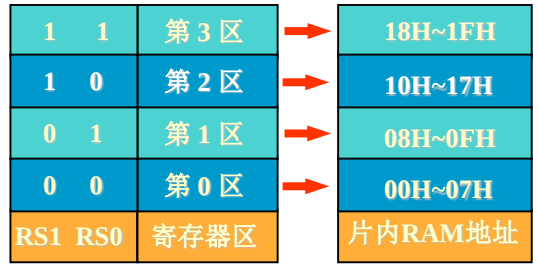
4.4.2 内部数据存储器

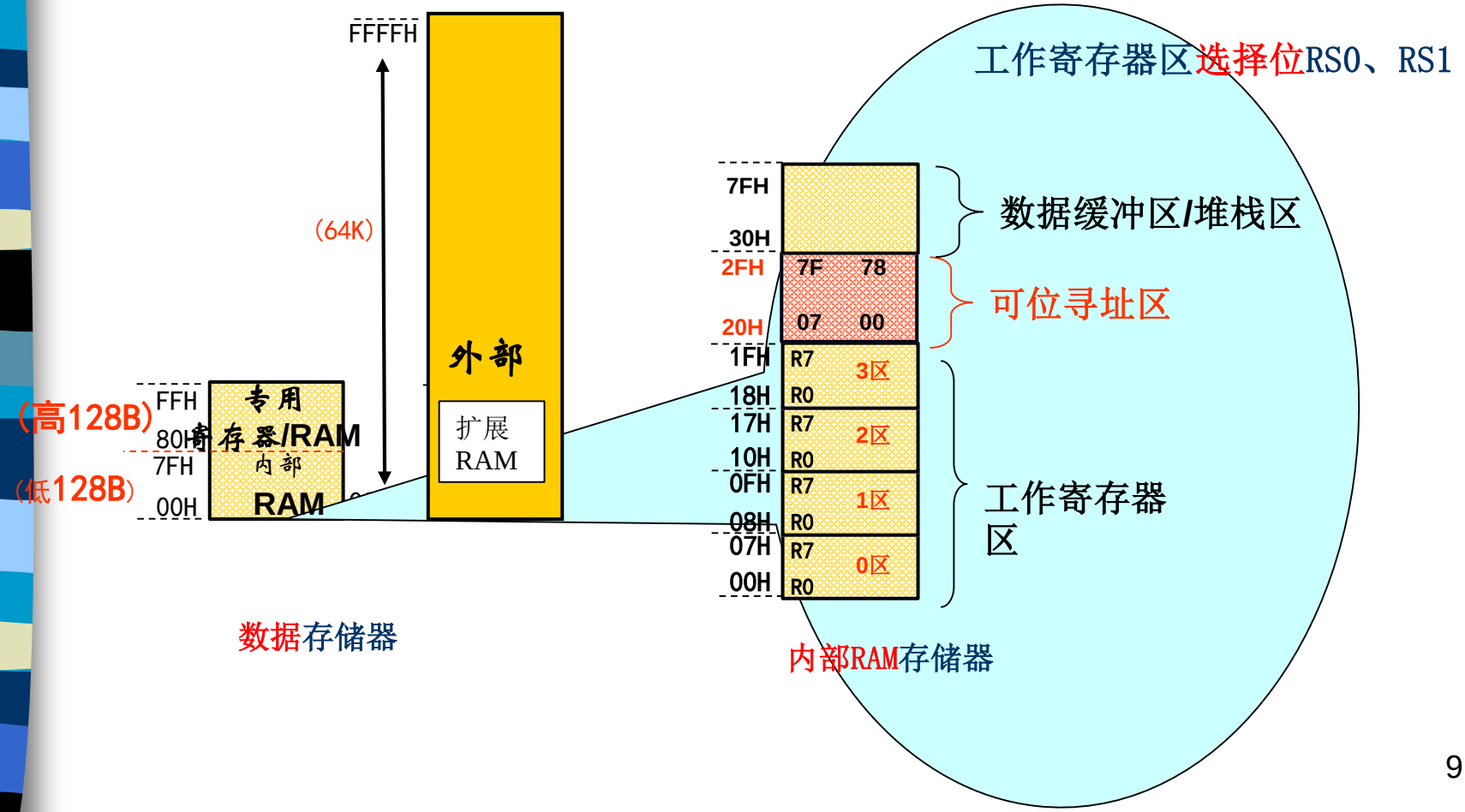
STC89C52 RAM在物理上和逻辑上分为两个地址空间。

片内RAM：256字节，用MOV指令访问。



数据存储器


1 1
第 3 区
18H~1FH
1 0
第 2 区
10H~17H
0 1
第 1 区
08H~0FH
0 0
第 0 区
00H~07H
RS1 RS0
寄存器区
片内RAM地址


FFFFH
(64K)
外部
扩展
RAM
FFH
80H
7FH
00H
专用
寄存器/RAM
内部
RAM
(高128B)
(低128B)
数据存储器
工作寄存器区选择位RS0、RS1
7FH
30H
2FH
20H
1FH
18H
17H
10H
0FH
08H
07H
00H
7F 78
07 00
R7
R0
3区
2区
1区
0区
数据缓冲区/堆栈区
可位寻址区
工作寄存器区
内部RAM存储器

4.4.3 特殊功能寄存器（SFR）

SFR的实质是一些具有特殊功能的片内RAM单元。字节地址范围为80H~FFH。SFR离散地分布在该区域中。其中有些SFR还可以进行位寻址，其寄存器字节地址的末尾是0H或是8H(字节地址能被8整除)。

对于尚未定义的字节地址单元，用户不能作普通寄存器使用，若访问没有定义的单元，将得到一个不确定的随机数。

表4-4 单片机内核特殊功能寄存器

序号	符号	功能介绍	字节地址	位地址	复位值
1	ACC	累加器	E0H	E7-E0H	0000 0000
2	B	B寄存器	F0H	F7-F0H	0000 0000
3	PSW	程序状态字寄存器	D0H	D7-D0H	0000 0000
4	SP	堆栈指针	81H	—	0000 0111
5	DP0L	数据地址指针DPTR0低8位	82H	—	0000 0000
6	DP0H	数据地址指针DPTR0高8位	83H	—	0000 0000
7	DP1L	数据地址指针DPTR1低8位	84H	—	
8	DP1H	数据地址指针DPTR1高8位	85H	—	

表4- 5　　单片机系统管理特殊功能寄存器

序号	符号	功能介绍	字节地址	位地址	复位值
1	PCON	电源控制寄存器	87H	—	0xx1 0000
2	AUXR	辅助寄存器	8EH	—	xxxx xx00
3	AUXR1	辅助寄存器1	A2H	—	xxxx 0xx0

表4- 6 单片机中断管理特殊功能寄存器

序号	符号	功能介绍	字节地址	位地址	复位值
1	IE	中断允许控制寄存器	A8H	AFH-A8H	0000 0000
2	IP	低中断优先级控制寄存器	B8H	BFH-B8H	xx00 0000
3	IPH	高中断优先级控制寄存器	B7H	—	0000 0000
4	TCON	T0、T1定时器/计数器控制寄存器	88H	8FH-88H	0000 0000
5	SCON	串行口控制寄存器	98H	9FH-98H	0000 0000
6	T2CON	T2定时器/计数器控制寄存器	C8H	CFH-C8H	0000 0000
7	XICON	扩展中断控制寄存器	C0H	C7H-C0H	0000 0000

表4- 7 单片机I/O口特殊功能寄存器

序号	符号	功能介绍	字节地址	位地址	复位值
1	P0	P0口锁存器	80H	87H-80H	1111 1111
	P1	P1口锁存器	90H	97H-90H	1111 1111
3	P2	P2口锁存器	A0H	A7H-A0H	1111 1111
4	P3	P3口锁存器	B0H	B7H-B0H	1111 1111
5	P4	P4口锁存器	E8H	E7H-E0H	xxxx 1111

表4- 8 单片机串行口特殊功能寄存器

序号	符号	功能介绍	字节地址	位地址	复位值
1*	SCON	串行口控制寄存器	98H	9FH-98H	0000 0000
2	SBUF	串行口锁存器	99H	—	xxxx xxxx
3	SADEN	串行从机地址掩模寄存器	B9H	—	0000 0000
4	SADDR	串行从机地址控制寄存器	A9H	—	0000 0000

表4- 9 单片机定时器特殊功能寄存器

序号	符号	功能介绍	字节地址	位地址	复位值
1*	TCON	T0、T1定时/计数控制寄存器	88H	8FH-88H	0000 0000
2	TMOD	T0、T1定时/计数方式控制寄存器	89H	—	0000 0000
3	TL0	定时器/计数器0（低8位）	8AH	—	0000 0000
4	TH0	定时器/计数器0（低8位）	8CH	—	0000 0000
5	TL1	定时器/计数器1（高8位）	8BH	—	0000 0000
6	TH1	定时器/计数器1（高8位）	8DH	—	0000 0000
7*	T2CON	定时器/计数器2控制寄存器	C8H		0000 0000
8	T2MOD	定时器/计数器2模式寄存器	C9H	—	xxxx xx00
9	RCAP2L	外部输入(P1.1)计数器/自动再装入模式时初值寄存器低八位	CAH	—	0000 0000
10	RCAP2H	外部输入(P1.1)计数器/自动再装入模式时初值寄存器高八位	CBH	—	0000 0000
11	TL2	定时器/计数器2（低8位）	CCH	—	0000 0000
12	TH2	定时器/计数器2（高8位）	CDH	—	0000 0000

表4- 10 单片机看门狗特殊功能寄存器

序号	符号	功能介绍	字节地址	位地址	复位值
1	WDT_CONTR	看门狗控制寄存器	E1h	—	xx00 0000

表4- 11　　单片机ISP/IAP特殊功能寄存器

序号	符号	功能介绍	字节地址	位地址	复位值
1	ISP_DATA	ISP/IAP数据寄存器	E2h	—	1111 1111
2	ISP_ADDRH	ISP/IAP 地址高8位	E3h	—	0000 0000
3	ISP_ADDRL	ISP/IAP 地址低8位	E4h	—	0000 0000
4	ISP_CMD	ISP/IAP命令寄存器	E5h	—	xxxx x000
5	ISP_TRIG	ISP/IAP 命令触发寄存器	E6h	—	xxxx xxxx
6	ISP_CONTR	ISP/IAP 控制寄存器	E7h	—	000x x000

下面将简单介绍几个SFR。

1. 堆栈指针SP

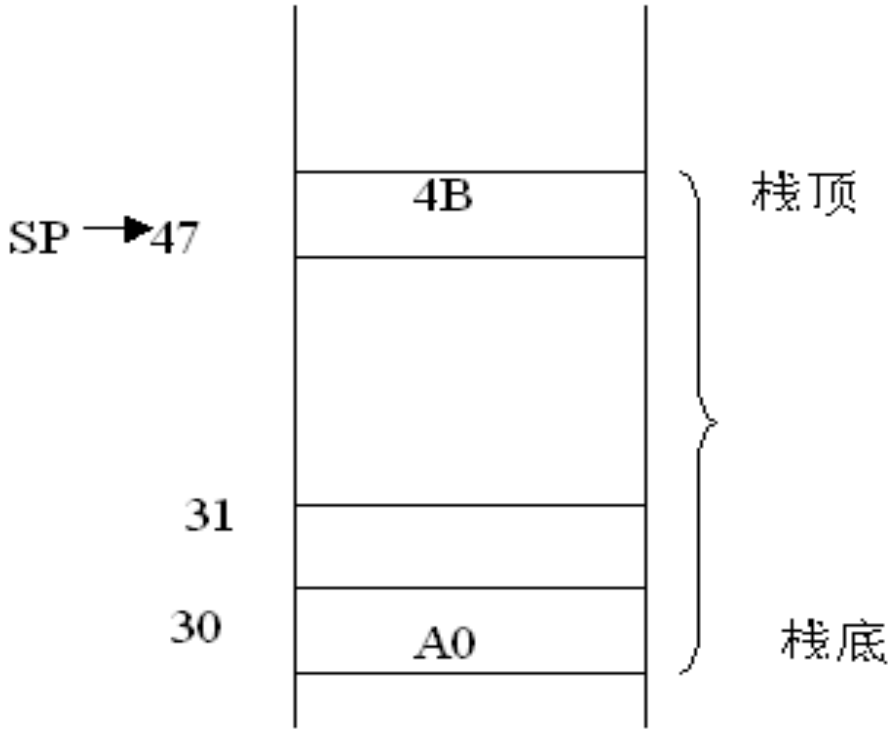
SP是一个8位的SFR，堆栈的实质是一个特殊的RAM区，主要功能是暂放数据和地址。堆栈的具体功能为：

（1） 保护断点：子程序调用以及中断时，最终都要返回主程序。为了保证程序能正确返回，应该在堆栈中预先将主程序的断点保护起来。

（2） 现场保护： 单片机执行子程序或ISR之后，很可能要用到单片机中的一些寄存器，为了不破坏寄存器中的原有内容，可以把有关寄存器的内容保存起来，送入堆栈。

堆栈的特点： 先进后出。

堆栈的操作：进栈（PUSH），出栈（POP）。第一个进栈的数据所在的单元称为栈底，然后逐次进栈，最后进栈的数据所在的存储单元称为栈顶。



堆栈的操作有两种方式：

（1）指令方式，使用堆栈操作指令进行进栈/出栈操作。

（2）自动方式，在调用子程序或产生中断时，返回地址（断点）自动进栈。程序返回时，断点地址再自动弹回PC。这种堆栈操作不需要干预，是通过硬件自动实现的。

提示：系统复位后,SP初始化为07H，使得堆栈事实上由08H开始。因为08H---1FH单元为工作寄存器区1---3, 20H---2FH为位寻址区，在程序设计很可能要用到这些区，所以用户在编程时最好把SP初值设为2FH或更大值，当然同时还要顾及堆栈允许的深度。要防止设置不当，引起内部RAM单元冲突。

2.AUXR扩展RAM及ALE管理特殊功能寄存器

	符号	字节地址	位地址								复位值
	AUXR	8EH	—	—	—	—	—	—	EXTRAM	ALEOFF	xxxxxx00

（1）扩展RAM的管理由AUXR特殊功能寄存器的第EXTRAM位来设置。

普通89C51/89C52系列单片机的内部RAM只有128（89C51）/256（89C52)供用户使用，而STC89C52RC系列单片机内部扩展了256字节的RAM。

（2）当EXTRAM=0时，内部扩展RAM可存取，此时使用MOVX A,@Ri/MOVX @Ri,A指令来固定访问00H-FFH内部扩展的RAM空间，当超过FFH的外部RAM则用MOVX A,@DPTR/MOVX @DPTR,A指令来访问；

当EXTRAM=1时，禁止内部扩展RAM的使用，外部的RAM可以存取，此时MOVX @DPTR和MOVX @Ri的使用同传统的89C52。

符号	功能介绍	字节地址	位地址								复位值
AUXR	辅助寄存器	8EH	—	—	—	—	—	—	EXTRAM	ALEOFF	xxxxxx00

（3）当ALEOFF=0时，在12T模式时ALE脚输出固定的1/6晶振频率信号，在6T模式时输出固定的1/3晶振频率信号。

当ALEOFF=1时，ALE引脚仅在执行MOVX或MOVC指令时才输出信号，好处是降低了系统对外界的电磁干扰。

3. AUXR1双数据指针控制寄存器---便于访问数据存储器。

- DPTR0：单片机原有的数据指针；
- DPTR1：新增加的数据指针。

	D7	D6	D5	D4	D3	D2	D1	D0	
AUXR1	—	—	—	—	GF2	—	—	DPS	A2H

AUXR1的DPS位用于选择两个数据指针。

当DPS=0时，选用DPTR0；当DPS=1时，选用DPTR1。

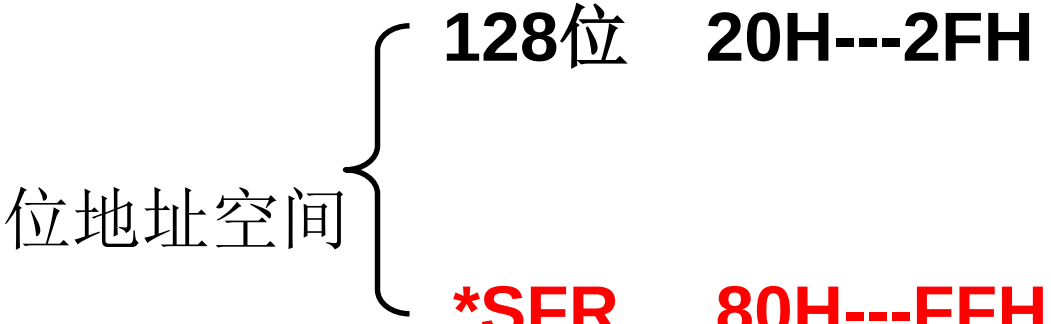
数据指针既可以作为1个16位寄存器DPTR来用，也可以作为2个独立的8位寄存器DPH和DPL来用。

4. I/O端口P0---P3

特殊功能寄存器P0---P3分别为I/O端口P0---P3的锁存器。在STC89C52中，I/O端口和RAM是统一编址的，所有访问RAM单元的指令，都可用来访问I/O端口。

4.4.4 位地址空间

STC89C52有一个功能很强的位处理器，指令系统中有着丰富的位操作指令，这些指令构成了位处理机的指令机。



STC89C52内部RAM的可寻址位及其位地址表

单元地址	位地址							
2FH	7F	7E	7D	7C	7B	7A	79	78
2EH	77	76	75	74	73	72	71	70
2DH	6F	6E	6D	6C	6B	6A	69	68
2CH	67	66	65	64	63	62	61	60
2BH	5F	5E	5D	5C	5B	5A	59	58
2AH	57	56	55	54	53	52	51	50
29H	4F	4E	4D	4C	4B	4A	49	48
28H	47	46	45	44	43	42	41	40
27H	3F	3E	3D	3C	3B	3A	39	38
26H	37	36	35	34	33	32	31	30
25H	2F	2E	2D	2C	2B	2A	29	28
24H	27	26	25	24	23	22	21	20
23H	1F	1E	1D	1C	1B	1A	19	18
22H	17	16	15	14	13	12	11	10
21H	0F	0E	0D	0C	0B	0A	09	08
20H	07	06	05	04	03	02	01	00

4.4.5 外部数据存储器

当STC89C52片内的RAM不够用时，需要通过外扩存储器，最多可扩展64KB,这对许多应用场合已是足够使用的。

下面就STC89C52存储器的结构简要进行小结：

1. 地址的重叠性

存在3处重叠性，但是尽管有这些重叠，却不会产生操作的混乱。这是因为STC89C52采用了不同的操作指令及EA的控制选择来自动区分这些重叠的空间。具体的区分方法：

（1）程序存储器和数据存储器全部64k重叠。

访问程序存储器使用MOVC类指令。

访问数据存储器使用MOV和MOVX类指令。

（2）数据存储器片内、片内扩展和片外低256B重叠

访问片内数据存储器使用MOV类指令。

访问片内扩展和片外数据存储器使用MOVX类指令。

（3）程序存储器片内和片外低8KB重叠

$\overline{EA}$接高电平，执行片内ROM中的程序，PC＞1FFFH，CPU自动访问片外。

$\overline{EA}$接低电平，只执行片外程序存储器中的程序。

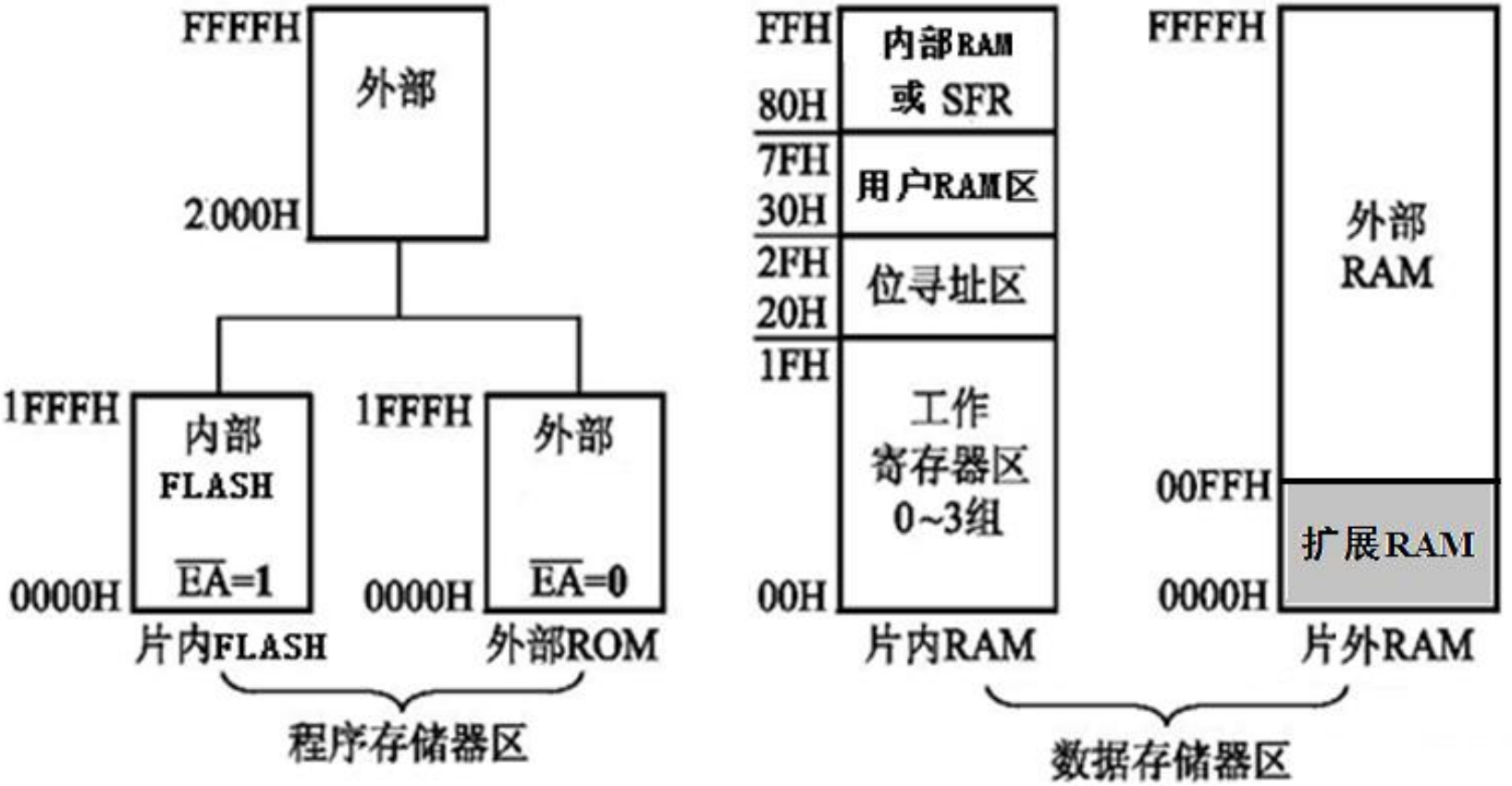
2. 程序存储器与数据存储器在使用上的严格区分。

程序存储器存放指令及常数表格，其操作指令不分片内与片外。

数据存储器存放数据，访问片内与片外的指令是不同的。

3. 位地址共有2个区域。

4. 片外数据存储区中，RAM存储单元与STC8952外扩的I/O口是统一编址的。因此，应用系统中所有外围I/O端口的地址均占用RAM地址单元。


FFFFH
外部
2000H
1FFFH
内部
FLASH
EA=1
0000H
片内FLASH
1FFFH
外部
EA=0
0000H
外部ROM
程序存储器区
FFH
内部RAM
或 SFR
80H
7FH
用户RAM区
30H
2FH
位寻址区
20H
1FH
工作
寄存器区
0~3组
00H
片内RAM
FFFFH
外部
RAM
00FFH
扩展RAM
0000H
片外RAM
数据存储器区

第四章 STC89C52单片机的硬件结构

4.1　STC89C52单片机的内部结构
4.2　STC89C52的引脚及功能
4.3　STC89C52单片机的CPU
4.4　STC89C52存储器的结构
4.5　复位电路
4.6　时钟电路
4.7　低功耗节电模式
4.8　单片机最小应用系统

4.5 复位电路

4.5.1 复位操作

复位是单片机的初始化操作。

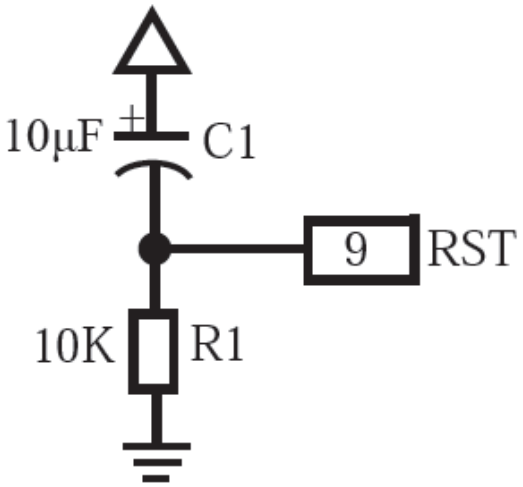
STC89C52RC系列单片机有4种复位方式：

- 外部RST引脚复位
- 软件复位
- 掉电复位/上电复位
- 看门狗复位。

寄存器	复位状态	寄存器	复位状态
PC	0000H	TMOD	00H
Acc	00H	TCON	00H
PSW	00H	TH0	00H
B	00H	TL0	00H
SP	07H	TH1	00H
DPTR	0000H	TL1	00H
P0～P3	FFH	SCON	00H
IP	×××0 0000B	SBUF	×××× ××××B
IE	0××0 0000B	PCON	0××× 0 0 0 0B
DP0L	00H	AUXR	×××× 0××0 B
DP0H	00H	AUXR1	×××× ×××0 B
DP1L	00H	WDTRST	×××× ××××B
DP1H	00H		

1）外部RST引脚复位

从外部向RST引脚施加一定宽度的复位脉冲，从而实现单片机的复位。将RST复位引脚拉高并维持至少24个时钟加10us后，单片机会进入复位状态，将RST复位引脚拉回低电平后，单片机结束复位状态并从用户程序区的0000H处开始正常工作。采用阻容复位电路时，电容C1为10uF，电阻R1为10K。



2）软件复位

用户应用程序在运行过程中，有时会有特殊需求，需要实现单片机系统软复位（热启动之一），传统的8051单片机由于硬件上未支持此功能，用户必须用软件模拟实现，实现起来较麻烦。现STC新推出的增强型8051根据客户要求增加了ISP_CONTR特殊功能寄存器，实现了此功能。用户只需简单的控制ISP_CONTR特殊功能寄存器的其中两位SWBS/SWRST就可以系统复位了。

3）掉电复位/上电复位

当电源电压VCC低于上电复位/掉电复位电路的检测门槛电压时，所有的逻辑电路都会复位。当VCC重新恢复正常电压时，HD版本的单片机延迟2048个时钟（90版本单片机延迟32768个时钟）后，上电复位/掉电复位结束。进入掉电模式时，上电复位/掉电复位功能被关闭。

4）看门狗复位

在工业控制、汽车电子、航空航天等需要高可靠性的系统中，为了防止“系统在异常情况下，受到干扰，**MCU/CPU**程序跑飞，导致系统长时间异常工作”，通常是引进看门狗，**如果MCU/CPU不在规定的时间内按要求访问看门狗，就认为MCU/CPU处于异常状态，**看门狗就会强迫**MCU/CPU**复位，使系统重新从头开始按规律执行用户程序。**STC89C52RC**系列单片机为此功能增加了特殊功能寄存器**WDT_CONTR**看门狗控制寄存器。

不同复位源情况下单片机起始状态

（1）对于内部看门狗复位，会使单片机直接从用户程序区0000H处开始执行用户程序。

（2）通过控制RESET脚产生的硬复位，会使系统从用户程序区0000H处开始直接执行用户程序。

（3）通过对ISP_CONTR寄存器送入20H产生的软复位，会使系统从用户程序区0000H处开始直接执行用户程序。

（4）通过对ISP_CONTR寄存器送入60H产生的软复位，会使系统从系统ISP监控程序区开始执行程序，检测不到合法的ISP下载命令流后，会软复位到用户程序区执行用户程序。

（5）系统停电后再上电引起的硬复位，会使系统从系统ISP监控程序区开始执行程序，检测不到合法的ISP下载命令流后，会软复位到用户程序区执行用户程序。

在实际的应用系统设计中，若有外部扩展的I/O接口电路也需要初始复位。如果它们的复位端和STC89C52的复位端相连，复位电路中的R、C参数要受到影响，为保证可靠复位，R、C参数要统一考虑。如果单片机与外围I/O接口电路的复位电路和复位时间不完全一致，使单片机初始化程序不能正常运行，可采用独立的上电复位电路。

提示：单片机的复位速度比外围I/O接口电路快，为保证系统可靠复位，在初始化程序中应安排一定的复位延迟时间。

第四章 STC89C52单片机的硬件结构

4.1 STC89C52单片机的内部结构

4.2 STC89C52的引脚及功能

4.3 STC89C52单片机的CPU

4.4 STC89C52存储器的结构

4.5 复位电路

4.6 时钟电路

4.7 低功耗节电模式

4.8 单片机最小应用系统

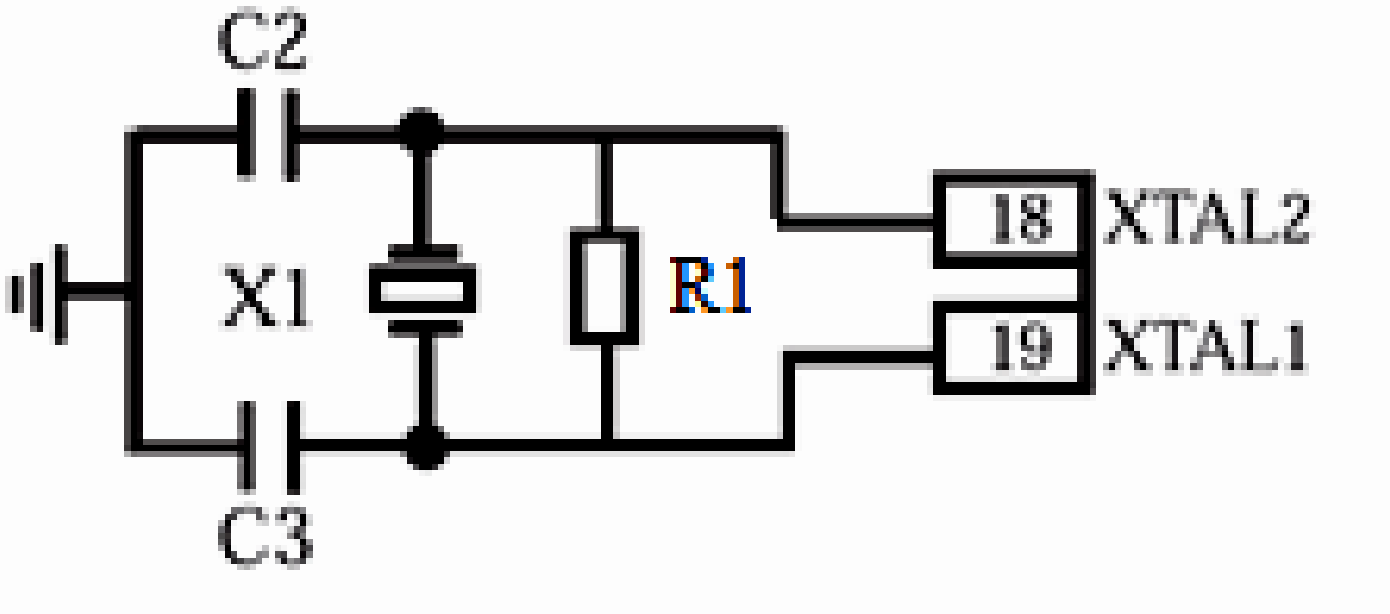
4.6 时钟电路

时钟频率直接影响单片机的速度，时钟电路的质量也直接影响单片机系统的稳定性。常用的时钟电路有两种方式，一种是内部时钟方式，另一种是外部时钟方式。

1. 内部时钟方式

STC89C52内部有一个用于构成振荡器的高增益反相放大器，输入端为芯片引脚XTAL1，输出端为引脚XTAL2。这两个引脚跨接石英晶体振荡器和微调电容，构成一个稳定的自激振荡器.

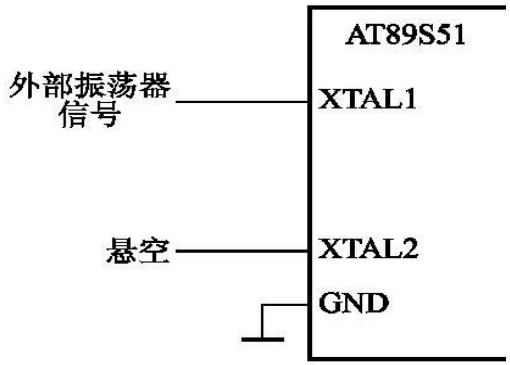
43


C2
X1
R1
C3
18
XTAL2
19
XTAL1

2．外部时钟方式

用现成的外部振荡器产生脉冲信号，常用于多片单片机同时工作，实现同步。

外部时钟源直接接到XTAL1端，XTAL2端悬空。



内部时钟方式：外接晶振		外部时钟方式：直接由XTAL1输入	
12T模式	6T模式	12T模式	6T模式
2MHz~48MHz	2MHz~36MHz	2MHz~48MHz	2MHz~36MHz

第四章 STC89C52单片机的硬件结构

4.1 STC89C52单片机的内部结构

4.2 STC89C52的引脚及功能

4.3 STC89C52单片机的CPU

4.4 STC89C52存储器的结构

4.5 复位电路

4.6 时钟电路

4.7 低功耗节电模式

4.8 单片机最小应用系统

4.7 低功耗节电模式

两种低功耗节电工作模式：空闲模式（idle mode）和掉电保持模式（power down mode）。正常工作模式下，STC89C52系列单片机的典型功耗是4mA~7mA，而掉电模式下的典型功耗<0.1uA，空闲模式下的典型功耗是2mA。

空闲模式和掉电模式的进入由电源控制寄存器PCON的相应位控制。

PCON（Power Control Register）寄存器的字节地址是87H，但不可位寻址。两种节电模式可通过PCON的位IDL和位PD的设置来实现。

	D7	D6	D5	D4	D3	D2	D1	D0
PCON	SMOD	SMOD0	-	POF	GF1	GF0	PD	IDL

图　特殊功能寄存器PCON的格式

PCON寄存器各位定义：

SMOD、SMODO：与串口有关。

— ：保留位。

GF1、GFO：通用标志位，两个标志位用户使用。

PD：　掉电保持模式控制位，PD=1，则进入掉电保持模式。

IDL：空闲模式控制位，若IDL=1，则进入空闲运行模式。

1、掉电模式，可由外部中断低电平触发或下降沿触发唤醒，中断返回后，继续执行原程序。

2、进入掉电模式时，内部时钟停振，由于无时钟,CPU、定时器、串行口等功能部件停止工作，只有外部中断继续工作。此时功耗<0.1uA。

3、空闲（IDLE）模式，除系统不给CPU供时钟，CPU不执行指令外，其余功能部件仍可继续工作，可由任何一个中断唤醒。

POF：上电复位标志位，单片机停电后，上电复位标志位为1，可由软件清0。在实际应用中，要判断是上电复位（冷启动），还是外部复位引脚输入复位信号产生的复位，或是内部看门狗复位，以及软件复位或者其他复位，可通过如下方法来判断：

1、先在初始化程序中，判断POF即PCON.4位是否为1

2、如果POF=1就是上电复位（冷启动），则将POF清0；如果POF=0就是外部手动复位或看门狗复位或软件复位或其他复位。

第四章 STC89C52单片机的硬件结构

4.1　STC89C52单片机的内部结构

4.2　STC89C52的引脚及功能

4.3　STC89C52单片机的CPU

4.4　STC89C52存储器的结构

4.5　复位电路

4.6　时钟电路

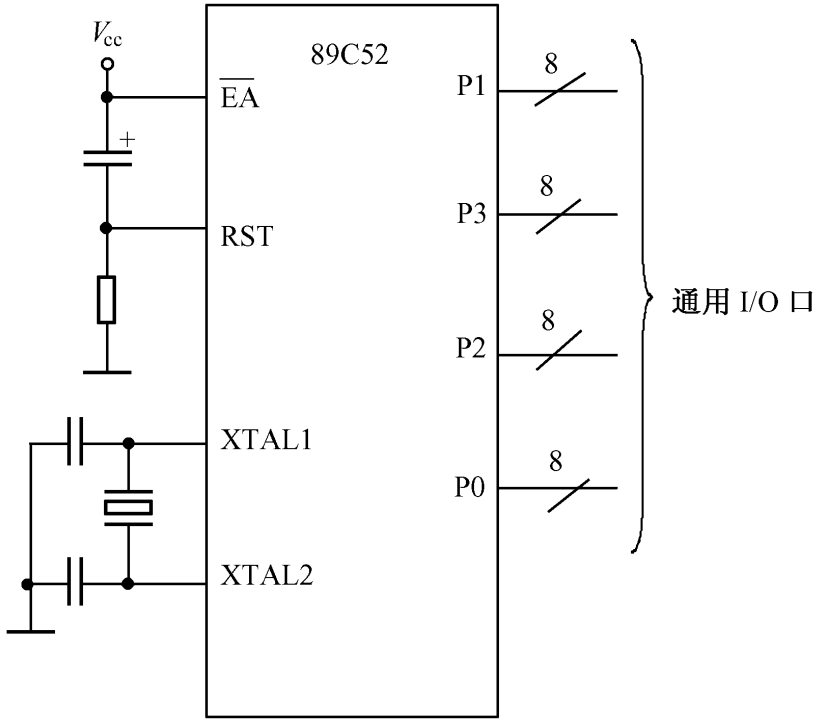
4.7　低功耗节电模式

4.8　单片机最小应用系统

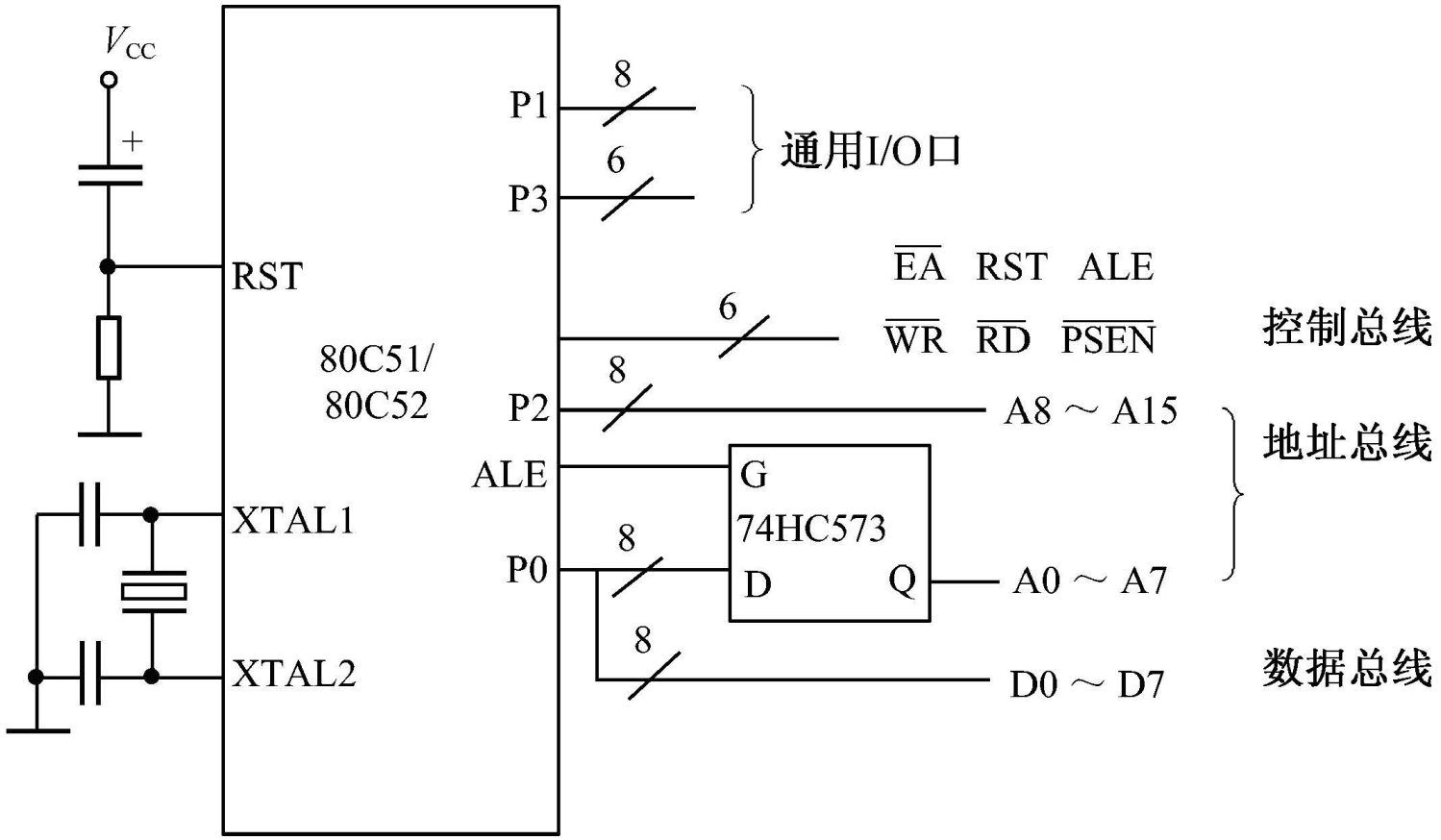
4.8 单片机最小应用系统

单片机最小系统就是能使单片机工作的最少的器件构成的系统，是大多数控制系统所必不可少的关键部分。

右图是由89C52构成的单片机最小系统。89C52单片机只需外接时钟电路和复位电路即可，P0～P3口为32个通用I/O口。使用P0口需要通过10kΩ～20kΩ电阻上拉到*V*cc，图中未画出。



单片机通过三总线扩展外部接口电路。下图为80C52单片机的外部扩展总线。



本讲重点

1、**STC89C52单片机存储器采用的是哈佛结构。**

2、访问程序存储器的指令，如何区分内外？

2、SFR区哪些可以位寻址？0H和8H结尾

3、访问内部RAM和外部RAM的指令？在STC89C52中，访问内部扩展RAM（256B）的方法。

4、复位后主要SFR的状态，尤其注意SP和P0~P3等不为0的寄存器。

5、**在STC89C52中，I/O端口和RAM是统一编址的。**